

علمی - پژوهشی

طراحی حافظه با قابلیت آدرس دهی محتوا در فناوری اتوماتای سلولی کوانتومی

سعید رسولی هیکل آباد^{۱*}، فرشته سلیم زاده^۲

۱- استادیار، گروه مهندسی کامپیوتر، واحد تبریز، دانشگاه آزاد اسلامی، تبریز، ایران

۲- دانشجوی دکتری، گروه مهندسی کامپیوتر، واحد ارومیه، دانشگاه آزاد اسلامی، ارومیه، ایران

(دریافت: ۱۳۹۸/۰۷/۱۳، پذیرش: ۱۳۹۸/۱۱/۱۲)

چکیده

فناوری اتوماتای سلولی کوانتومی یکی از فناوری‌های نو در زمینه طراحی مدارات دیجیتال در اندازه نانو است. این فناوری جایگزین مناسبی برای فناوری سیلیکونی امروزی محسوب می‌شود. از ویژگی‌های ذاتی این فناوری می‌توان به ابعاد بسیار کوچک، سرعت بالا و توان مصرفی بسیار پایین آن اشاره نمود. از این رو، می‌توان از آن در طراحی حافظه‌های ویژه مانند حافظه با قابلیت آدرس دهی محتوا که نیاز به سرعت عملیاتی بالایی دارند استفاده نمود. این نوع حافظه‌ها کاربرد فراوانی در طراحی مؤلفه‌های سخت‌افزاری به ویژه مسیریاب‌ها دارند. در این نوع حافظه‌ها به دلیل وجود عملیات جستجو و مقایسه سرعت عملکرد بسیار ضروری است. در این مقاله، یک ساختار پیشنهادی برای حافظه با قابلیت آدرس دهی محتوا در اتوماتای سلولی کوانتومی ارائه می‌شود که دارای قابلیت ایجاد پوشش در مقایسه است. ساختار پیشنهادی متشکل از سلول حافظه، مقایسه کننده و واحد تطبیق است که برای طراحی آن از مالتی پلکسر و گیت XNOR بهره گرفته شده است. به منظور بررسی کارایی ساختار ارائه شده، عملکرد آن توسط نرم افزار QCADesigner مورد مطالعه قرار گرفته است. نتایج به دست آمده کارایی ساختار ارائه شده در این فناوری را اثبات می‌کند. ساختار پیشنهادی در مقایسه با ساختار قبلی دارای بهبود ۱۱٪ در تعداد سلول، ۵۷٪ در تعداد گیت و ۵٪ در فضای اشغالی است.

کلیدواژه‌ها: حافظه با قابلیت آدرس دهی محتوا، مقایسه کننده، فناوری نانو، اتوماتای سلولی کوانتومی.

۱- مقدمه

مبتنی بر یک روش سلولی است که یک شیوه جدید محاسباتی و انتقال اطلاعات را ارائه می‌کند [۳ و ۴]. سلول کوانتومی اصلی ترین عنصر اتوماتای سلولی کوانتومی است. با قرار گرفتن سلول‌های کوانتومی در کنار یکدیگر انتقال مقادیر دودویی میسر می‌شود. به منظور کنترل مسیر جریان داده در ساختارهای پیچیده، عمل ساعت زنی مورد استفاده قرار می‌گیرد. گیت‌های پایه در این فناوری گیت معکوس کننده، اکثریت، AND و OR می‌باشند. از ترکیبات پر استفاده در این فناوری نیز می‌توان به مالتی پلکسر و گیت XOR اشاره نمود. با توجه به ویژگی‌های ذاتی این فناوری، می‌توان از آن در طراحی حافظه‌هایی با سرعت بالا استفاده نمود.

به طور کلی دو نوع طراحی رایج سلول حافظه در QCA وجود دارد که با توجه به رفتار مدارات QCA تحت عناوین سلول حافظه مبتنی بر خط [۵] و سلول حافظه مبتنی بر حلقه [۶] طبقه بندی می‌شوند. یکی از ساختارهای ابتدایی برای سلول حافظه با قابلیت دستیابی تصادفی در [۷] ارائه شده است. این ساختار از روش سیم بندی هم سطح استفاده می‌کند. ساختار دیگری نیز در [۷] ارائه شده است که نسبت به ساختار اول دارای

فناوری نانو یک فناوری توانمند است که به طور بالقوه بر تمام جنبه‌های ساخت تراشه تأثیر می‌گذارد. نانو الکترونیک یک بخش بین رشته‌ای است که به استفاده از نانوتکنولوژی در مؤلفه‌های الکترونیکی اشاره دارد. برخی از مواد بسیار پر کاربرد در نانو الکترونیک شامل مواد صفر بعدی مانند نقاط کوانتومی؛ مواد یک بعدی مانند نانولوله‌ها و نانوسیم‌ها؛ نانو کامپوزیت‌ها؛ مواد مبتنی بر کربن مانند نانولوله‌های کربنی (CNTs^۱)، فولرن‌ها و گرافن؛ و غیره می‌باشند [۱]. اتوماتای سلولی کوانتومی^۲ یکی از فناوری‌های مناسب برای طراحی مدارات دیجیتال در مقیاس نانو است. از آنجائی که این فناوری قابلیت اجرا در فرکانس‌های بالا با توان مصرفی کم و اندازه کوچک را دارد می‌تواند جایگزین امیدوار کننده‌ای برای نمونه‌های پر کاربرد مبتنی بر سیلیکون امروزی باشد. عملکرد این فناوری مبتنی بر حصار و دفعه متقابل الکترون‌ها است [۲ و ۳]. به طور کلی، اتوماتای سلولی کوانتومی

* رایانامه نویسنده مسئول: s.rasouli@iaut.ac.ir

¹ Carbon nanotubes

² Quantum-dot Cellular Automata (QCA)

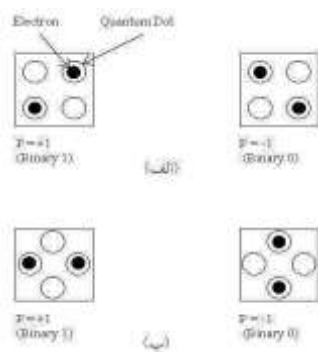
ادامه مقاله در قالب بخش‌های ۲ الی ۵ تنظیم گردیده است. در بخش ۲، عناصر پایه و پرکاربرد مورد بررسی قرار می‌گیرند. در بخش ۳، ساختار پیشنهادی ارائه می‌گردد. در بخش ۴، نتایج شبیه‌سازی مورد بررسی قرار می‌گیرد. جمع‌بندی کلی مقاله در بخش نتیجه‌گیری مطرح می‌شود.

۲- عناصر پایه

در این بخش، عناصر پایه در فناوری اتوماتای سلولی کوانتومی مورد بررسی قرار می‌گیرند.

۲-۱- سلول و سیم کوانتومی

کوچک‌ترین واحد در فناوری اتوماتای سلولی کوانتومی سلول کوانتومی است. یک سلول کوانتومی دارای ساختاری مربعی شکل است که شامل چهار نقطه کوانتومی^۱ به‌عنوان نگه‌دارنده بار^۲ در گوشه‌ها است. در این سلول دو الکترون آزاد وجود دارند که می‌توانند آزادانه بین نقطه‌های کوانتومی تونل بزنند و نمی‌توانند خارج از سلول تونل‌زنی^۳ کنند [۳ و ۱۲]. اطلاعات دودویی در اتوماتای سلولی کوانتومی با نحوه آرایش الکترون‌ها در داخل سلول‌ها مشخص می‌شود. به دلیل دافعه الکترواستاتیکی میان این الکترون‌ها آن‌ها تمایل به جهت‌گیری قطری در نقاط کوانتومی دارند [۱۳-۱۷]. این مشخصه دو حالت قطبیت متفاوت را به وجود می‌آورد؛ $P=+1$ و $P=-1$ که به ترتیب مربوط به مقادیر دودویی 0 و 1 می‌باشند. شکل (۱) دو نوع سلول کوانتومی ۴۵ درجه و ۹۰ درجه را به همراه رفتار دودویی آن‌ها نمایش می‌دهد [۱۸-۲۰].



شکل (۱): وضعیت قطبش سلول‌های QCA؛ الف) سلول‌های ۹۰ درجه (ب) سلول‌های ۴۵ درجه [۱۸-۲۰]

همانند هر مدار دیجیتال، در فناوری اتوماتای سلولی کوانتومی سیم‌ها وظیفه برقراری ارتباط و انتقال مقادیر دودویی را

پیچیدگی ساختاری کمتری است. ساختار دوم بدون استفاده از سیم بندی هم‌سطح طراحی شده است. از معایب این ساختارها می‌توان به تعداد سلول زیاد اشاره نمود.

ساختار ارائه شده در [۸] مبتنی بر عملکرد دو مالتی‌پلکسر ۲ به ۱ بوده و دارای قابلیت *Set* و *Reset* نیز است. ساختار ارائه شده در [۹] از گیت اکثریت پنج ورودی بهره گرفته و دارای قابلیت *Set* و *Reset* نیز است. این ساختارها بدون استفاده از سیم بندی هم‌سطح طراحی شده است. از معایب این طرح‌ها می‌توان به فضای اشغالی زیاد اشاره نمود. تمامی این طرح‌ها از فن حافظه مبتنی بر حلقه بهره گرفته‌اند.

در ساختار ارائه شده برای حافظه باقابلیت آدرس‌دهی محتوا در [۱۰] سلول حافظه از نوع حلقوی در نظر گرفته شده است. در این طرح، یک سیگنال کنترلی برای انجام عمل خواندن و یا نوشتن مورد استفاده قرار گرفته است و مقدار ورودی نیز از طریق خط مجزا به داخل سلول منتقل می‌شود. عیب اصلی این ساختار علاوه بر تعداد زیاد سلول و فضای اشغالی زیاد، استفاده از طرح نه‌چندان مطمئن برای گیت معکوس کننده است. ساختار ارائه شده در این مقاله برای سلول حافظه باقابلیت آدرس‌دهی محتوا، دارای قابلیت ایجاد پوشش در مقایسه نیست. در واقع در ساختار ارائه شده، عمل مقایسه در هر صورت میان مقدار ورودی و مقدار موجود در حافظه انجام می‌گیرد و این امکان وجود ندارد که بتوان بدون لحاظ کردن محتوای سلول در مقایسه، خط خروجی مربوط به عمل مقایسه را *Set* نمود.

در ساختار ارائه شده برای حافظه باقابلیت آدرس‌دهی محتوا در [۱۱] یک گیت منحصربه‌فرد جدید پیشنهاد شده است. نوآوری اصلی این ساختار استفاده از این گیت به‌عنوان واحد تطبیق می‌باشد.

در این مقاله، به‌منظور مرتفع نمودن تمامی اشکالات مطرح گردیده برای کار پیشین، یک ساختار جدید برای سلول حافظه باقابلیت آدرس‌دهی محتوا پیشنهاد می‌شود. ساختار پیشنهادی دارای مؤلفه‌هایی مانند سلول حافظه، مقایسه کننده و واحد تطبیق است. در ساختار پیشنهادی قابلیت انجام عمل پوشش نیز وجود دارد. جدول عملکرد و روابط عملکردی ساختار به‌گونه‌ای ارائه شده‌اند که ساختار پیشنهادی از طریق مالتی‌پلکسر و گیت XNOR طراحی گردد. طرح ارائه شده بهبود قابل توجهی از نظر فضای اشغالی و تعداد سلول در مقایسه با طرح‌های پیشین دارد. ساختار پیشنهادی در مقایسه با ساختار قبلی دارای بهبود ۱۱٪ در تعداد سلول، ۵۷٪ در تعداد گیت و ۵٪ در فضای اشغالی است.

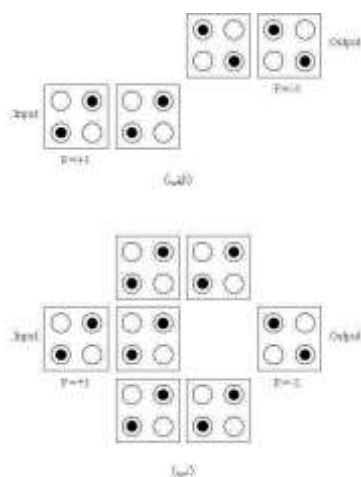
¹ Quantum Dot

² Charge containers

³ Tunneling junction

محاسبات است [۲۴، ۲۵]. این ویژگی که می‌تواند عملکرد صحیح مدارات QCA را تضمین نماید از طریق افزودن قابلیت ساعت زنی امکان‌پذیر است. طرح ساعت زنی آدیاباتیک^۴ QCA که به‌طور گسترده توسط محققین مورد استفاده قرار می‌گیرد [۲۴، ۲۶] و [۲۷] دارای چهار فاز متفاوت راه‌گزینی^۵، انتظار^۶، آزادسازی^۷ و سکون^۸ است که نسبت به یکدیگر دارای اختلاف فاز ۹۰ درجه هستند. در فاز راه‌گزینی، سلول بر اثر تعامل کولمبی با سلول‌های همسایه قطبیده می‌شود. با رسیدن به یک قطبش معین، سلول وضعیت فعلی خود را در فاز انتظار حفظ می‌کند. قطبش سلول در فاز آزادسازی کاهش یافته و نهایتاً با رسیدن به فاز سکون از بین می‌رود [۲۴ و ۲۸].

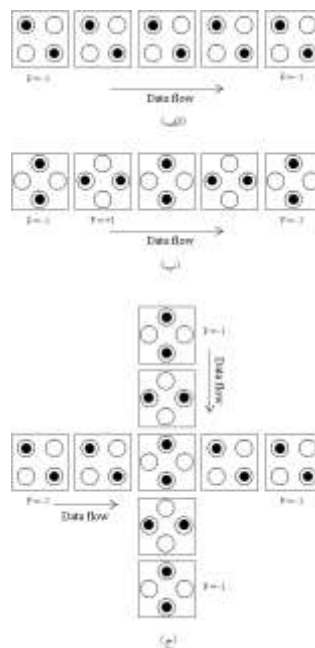
یکی از گیت‌های پرکاربرد در مدارات منطقی، گیت معکوس کننده است. در اتوماتای سلولی کوانتومی برای آن که یک سیگنال معکوس گردد، می‌توان سلول‌ها را مانند شکل (۳-الف) به صورت اریب در بالا و یا پایین سلول مورد نظر قرارداد. از ایرادات این روش وارونگر، نویز ایجاد شده در خروجی است. برای از بین بردن این نویز از یک روش دیگر برای ایجاد دروازه معکوس کننده استفاده می‌شود. در این وارونگر مطابق شکل (۳-ب) به جای یک معکوس کننده از دو معکوس کننده از نوع قبلی استفاده می‌شود که باعث به وجود آمدن یک معکوس کننده قوی بدون نویز در خروجی می‌شود [۳]. تمام سلول‌ها در این گیت‌ها می‌توانند در یک‌فاز قرار داشته باشند.



شکل (۳): گیت معکوس کننده در QCA [۳]. الف) ساختار ساده، ب) ساختار دو سلول اثرگذار

میان اجزاء مدار بر عهده دارند. در این فناوری هنگامی که یک سلول قطبیده شده در کنار یک سلول دیگر در یک خط قرار می‌گیرد، نیروی کولمبی^۱ مابین آن‌ها سلول دوم را مجبور خواهد کرد که در وضعیتی مشابه سلول اول قرار گیرد تا انرژی الکترواستاتیکی^۲ در پیکربندی سلول‌ها به حداقل برسد. با بهره‌گیری از این ویژگی و با در کنار هم قرار دادن سلول‌های پایه می‌توان مقادیر دودویی را انتقال داد [۱۱ و ۲۱].

از مهم‌ترین کاربردهای سیم بندی با سلول‌های ۴۵ درجه می‌توان به استفاده از آن در عبور دو سیم از روی یکدیگر اشاره کرد که به آن سیم بندی هم‌سطح^۳ نیز می‌گویند. همان‌طور که در شکل (۲) (ج) مشاهده می‌شود یکی از سیم‌ها با استفاده از سلول‌های استاندارد ساخته شده و سیم دیگر را با استفاده از سلول‌های ۴۵ درجه می‌سازند. این دو سیم بدون کوچک‌ترین تأثیری از هم سیگنال را انتقال می‌دهند [۲۲].



شکل (۲): انتقال مقادیر دودویی در QCA با الف) سیم بندی ۹۰ درجه [۲۱]، ب) سیم بندی ۴۵ درجه [۲۱]، ج) سیم بندی هم‌سطح [۲۲]

۲-۲- گیت‌های پایه

طراحی ساختارها در اتوماتای سلولی کوانتومی از تعدادی قوانین تبعیت می‌کند که بایستی در پیاده‌سازی‌ها مدنظر قرار گیرند [۲۳]. به‌منظور ساخت ساختارها در QCA، نیاز به همگام‌سازی اطلاعات برای مدیریت مناسب مسیر جریان داده و نهایتاً انجام

^۴ Adiabatic clocking scheme

^۵ Switch

^۶ Hold

^۷ Release

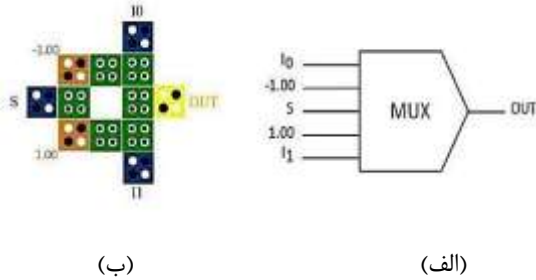
^۸ Relax

^۱ Columbic repulsion

^۲ electrostatic

^۳ Coplanar Wire Crossing

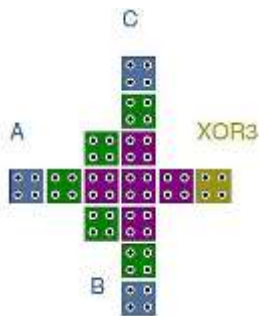
معماری مالتی پلکسر ۲ به ۱ تنها با استفاده از یک دروازه به نام MUX نشان داده شده است. همان طوری که در شکل (۵) مشخص است، این معماری دارای دو ورودی I0 و I1، یک انتخاب گر S و یک خروجی OUT است.



شکل (۵): ساختار مالتی پلکسر در [۱۷]، الف) طرح منطقی ب) طرح QCA

۲-۴- XOR سه ورودی

بر اساس خاصیت ذاتی سلول‌های کوانتومی در تعامل با یکدیگر، ساختار جدیدی برای گیت XOR سه ورودی در قالب یک گیت منحصربه‌فرد در QCA ارائه شده است [۳۰]. همان طوری که در شکل (۶) مشخص است این ساختار در دو منطقه ساعت زنی عمل می‌نماید.



شکل (۶): طرح سلول XOR سه ورودی [۳۰]

۳- ساختار پیشنهادی

در این بخش، جزئیات ساختار پیشنهادی برای هر کدام از مؤلفه‌ها و نهایتاً ساختار پیشنهادی برای حافظه باقابلیت آدرس‌دهی محتوا ارائه می‌گردد.

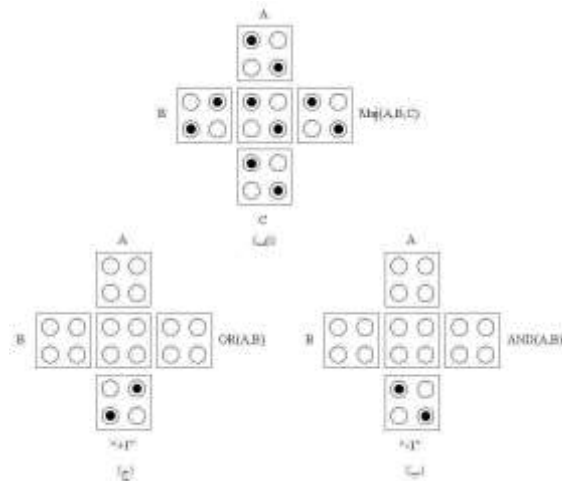
۳-۱- واحد حافظه

واحد حافظه پیشنهادی دارای یک خط سیگنال داده ورودی I، یک خط سیگنال کنترلی R/W برای تعیین عمل خواندن و نوشتن در حافظه و یک سیگنال خروجی Out به منظور انتقال مقدار موجود در سلول حافظه به خروجی در هنگام انجام عمل خواندن است. ساختار پیشنهادی برای سلول حافظه در شکل (۷)

از دیگر ساختارهای پرکاربرد در اتوماتای سلولی کوانتومی گیت اکثریت^۱ سه ورودی است که با استفاده از آن می‌توان گیت‌هایی مانند AND و OR دو ورودی را به راحتی پیاده‌سازی نمود. این گیت شامل سه ورودی، یک خروجی و یک سلول میانی است که در وسط ساختار قرار دارد. سلول میانی را اصطلاحاً سلول رأی گیر و یا سلول ابزار^۲ نیز می‌نامند. قطبش سلول خروجی با توجه به قطبش اکثریت ورودی‌ها تعیین می‌گردد. برای ایجاد یک گیت اکثریت با قطبش قوی می‌بایست تمامی ورودی‌ها در یک فاز وارد دروازه شده و سلول میانی یک فاز بعد از ورودی‌ها و خروجی نیز در فاز بعدی قرار گیرد [۱۸ و ۲۹]. طرحی که برای یک دروازه اکثریت سه ورودی^۳ ارائه شده است در شکل (۴-الف) قابل مشاهده است. همان طور که مشاهده می‌شود این دروازه از ۵ سلول کوانتومی تشکیل شده است و رابطه منطقی آن به صورت رابطه (۱) است.

$$Maj(A, B, C) = AB + BC + AC \quad (1)$$

همان طور که بیان شد و به گونه‌ای که در شکل (۴-ب) و (۴-ج) نمایش داده شده است، با استفاده از گیت اکثریت سه ورودی می‌توان گیت‌های AND دو ورودی و OR دو ورودی را طراحی نمود [۳].



شکل (۴): الف) ساختار گیت اکثریت سه ورودی، ب) ساختار گیت AND دو ورودی، ج) ساختار گیت OR دو ورودی [۳]

۲-۳- مالتی پلکسر

مالتی پلکسر ۲ به ۱ یکی از ساختارهای پرکاربرد در طراحی مدارات ترکیبی و ترتیبی است. در ساختار ارائه شده در [۱۷]

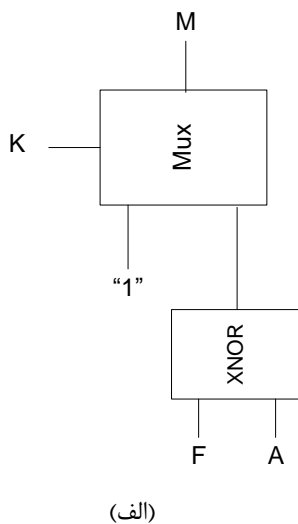
¹ Majority gate

² Device cell

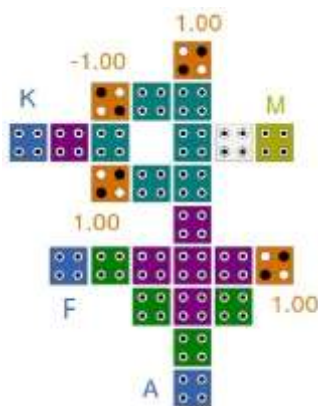
³ Three input majority gate

با استناد به این اصل و با در نظر گرفتن یک حالت پوشش برای عمل تطبیق ارائه گردیده است. عملکرد واحد تطبیق به گونه ای است که با صفر شدن مقدار خط کنترلی مربوط به پوشش، صرف نظر از نتیجه مقایسه، بیت تطبیق برابر یک می گردد. همان طوری که در شکل (۸) مشخص است، در ساختار پیشنهادی دو مقدار F و A مورد مقایسه قرار می گیرند. هنگامی که ورودی کنترلی K که برای اضافه نمودن امکان پوشش در طراحی مدار قرار گرفته است، برابر صفر باشد عمل پوشش اتفاق می افتد و خروجی M بدون در نظر گرفتن حاصل عمل مقایسه F و A برابر یک می گردد. در صورتی که مقدار ورودی کنترلی K برابر یک باشد حاصل عمل مقایسه F و A خروجی M را تعیین خواهد کرد. عملکرد کلی ساختار پیشنهادی برای واحد تطبیق در جدول (۲) نشان داده شده است. رابطه عملکردی واحد تطبیق پیشنهادی به صورت زیر است:

$$M = K (F \text{ XNOR } A) + K' \quad (3)$$



(الف)

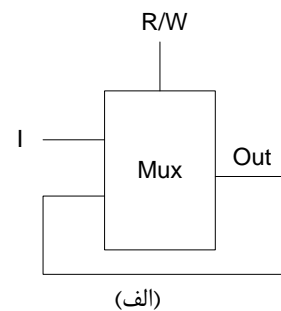


(ب)

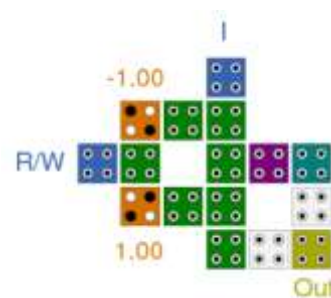
شکل (۸): ساختار پیشنهادی برای واحد تطبیق، الف) طرح منطقی ب) طرح QCA

نشان داده شده است. به منظور انجام عمل نوشتن در سلول حافظه پیشنهادی بایستی مقدار سیگنال کنترلی R/W بر روی صفر قرار گرفته و مقدار ورودی مورد نظر بر روی خط I قرار گیرد. در این حالت مقدار I دقیقاً به Out منتقل می شود. به منظور انجام عمل خواندن از سلول حافظه پیشنهادی بایستی مقدار سیگنال کنترلی R/W بر روی یک قرار گرفته و در این صورت سیگنال ورودی I هیچ تأثیری بر عملکرد مدار نداشته و مقدار Out با بهره گیری از فن سلول حافظه حلقوی در داخل حافظه باقی می ماند. عملکرد کلی ساختار پیشنهادی برای واحد حافظه در جدول (۱) نشان داده شده است. رابطه عملکردی واحد حافظه پیشنهادی به صورت زیر است:

$$Out = R/W' I + R/W PO \quad (2)$$



(الف)



(ب)

شکل (۷): ساختار پیشنهادی برای واحد حافظه، الف) طرح منطقی ب) طرح QCA

جدول (۱): عملکرد واحد حافظه پیشنهادی

Type of operation	R/W	I	Previous Out (PO)	Out
Write	0	1	X	1
Write	0	0	X	0
Read	1	X	1	1
Read	1	X	0	0

۳-۲- واحد تطبیق

در یک سلول حافظه، تطبیق هنگامی رخ می دهد که مقدار مورد جستجو با مقدار موجود در حافظه برابر باشد. ساختار پیشنهادی

۴- شبیه‌سازی و ارزیابی

در این بخش، ساختارهای پیشنهادی با استفاده از ابزار *QCADesigner* نسخه 2.0.3 [۳۱] شبیه‌سازی گردیده و کارایی آن‌ها بر اساس پارامترهایی مانند میزان فضای اشغالی، تأخیر برحسب مناطق ساعت زنی، تعداد گیت‌ها و سلول‌های به‌کاررفته مورد بررسی قرار می‌گیرند. ابزار *QCADesigner* طراحی سریع، چیدمان و شبیه‌سازی مدارهای *QCA* را با ارائه ویژگی‌های قدرتمند^۱ *CAD* موجود در ابزارهای پیچیده‌تر طراحی مدار، تسهیل می‌کند. نرم‌افزار شبیه‌سازی *QCADesigner* به‌منظور انجام عملیات شبیه‌سازی نیازمند مقداردهی پارامترهایی مانند اندازه سلول‌ها، قطر نقطه کوانتومی، دما و ... است. مقادیر مربوط به پارامترهای شبیه‌سازی در جدول (۳) قابل مشاهده است.

جدول (۳): پارامترهای اعمالی در شبیه‌ساز

مقدار	پارامتر
18*18 nm ²	Cell Size
5nm	Dot Diameter
2nm	Cell Separation
2.000000K	Temperature
1.000000e-015	Relaxation Time
1.000000e-016	Time Step
7.000000e-011	Total Simulation
9.800000e-022	Clock High
3.800000e-023	Clock Low
0.000000e+000	Clock Shift
2.000000	Clock Amplitude Factor
12.90000	Relative Permittivity

شکل (۱۰) عملکرد ساختار پیاده‌سازی شده برای واحد حافظه را نشان می‌دهد. همان‌طوری که قابل مشاهده است، طرح ارائه‌شده دارای عملکرد مورد انتظار است. به‌عنوان مثال، در لحظه‌ای که مقدار سیگنال *R/W* برابر صفر بوده و مقدار ورودی *I* برابر یک است، مقدار خروجی *F* برابر یک می‌گردد.

شکل (۱۱) عملکرد ساختار پیاده‌سازی شده برای واحد تطبیق را نشان می‌دهد. همان‌طوری که قابل مشاهده است، طرح ارائه‌شده دارای عملکرد مورد انتظار است. به‌عنوان مثال، در لحظه‌ای که مقدار سیگنال *K* و *A* برابر بوده و مقدار *F* برابر یک است، مقدار خروجی *M* برابر یک می‌گردد.

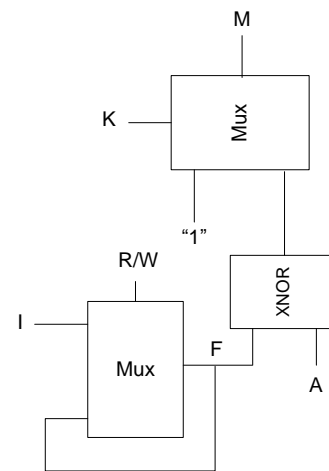
شکل (۱۲) عملکرد ساختار پیاده‌سازی شده برای سلول حافظه باقابلیت آدرس‌دهی محتوا را نشان می‌دهد. همان‌طوری که قابل مشاهده است، طرح ارائه‌شده دارای عملکرد مورد انتظار است.

جدول (۲): عملکرد واحد تطبیق پیشنهادی

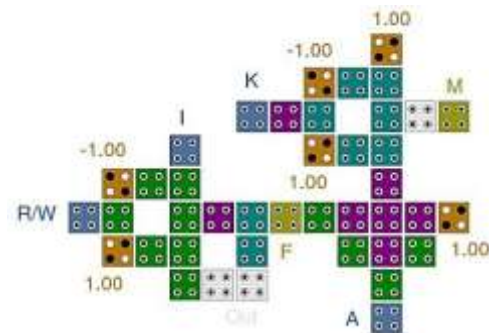
K	A	F	M
0	x	x	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

۳-۳- سلول حافظه باقابلیت آدرس‌دهی محتوا

برای طراحی سلول حافظه باقابلیت آدرس‌دهی محتوا از چینش ساختارهای ارائه‌شده در بخش‌های قبلی بهره گرفته شده است. بدین صورت که واحد تطبیق پیشنهادی با قرار گرفتن در خروجی واحد حافظه پیشنهادی می‌تواند عمل تطبیق مقدار موجود در حافظه و همچنین مقدار مورد جستجوی *A* را به شیوه‌ای که قبلاً بیان گردید انجام دهد. طرح منطقی و همچنین طرح *QCA* ساختار پیشنهادی برای یک سلول حافظه باقابلیت آدرس‌دهی محتوا در شکل (۹) نمایش داده شده است.



(الف)

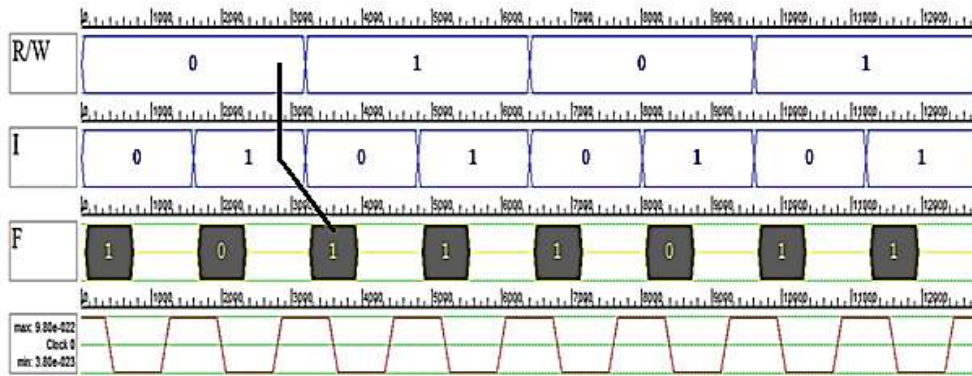


(ب)

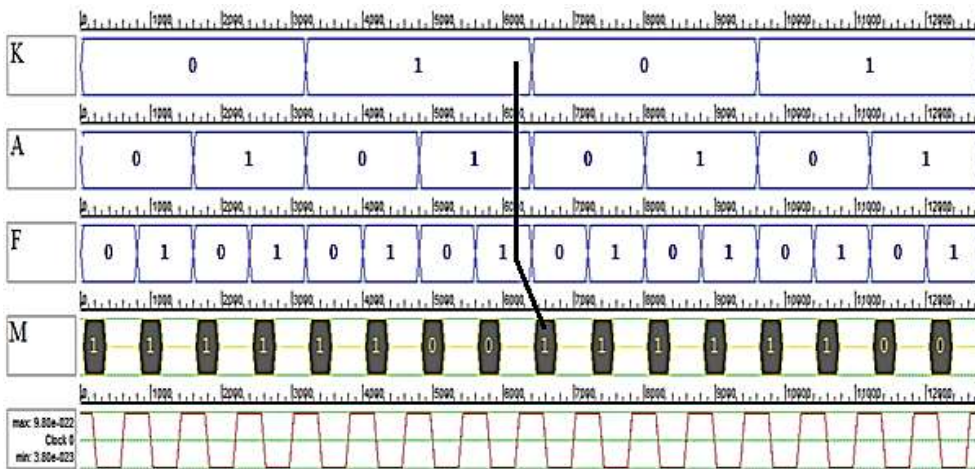
شکل (۹): ساختار پیشنهادی برای سلول حافظه باقابلیت آدرس‌دهی

محتوا (الف) طرح منطقی (ب) طرح *QCA*

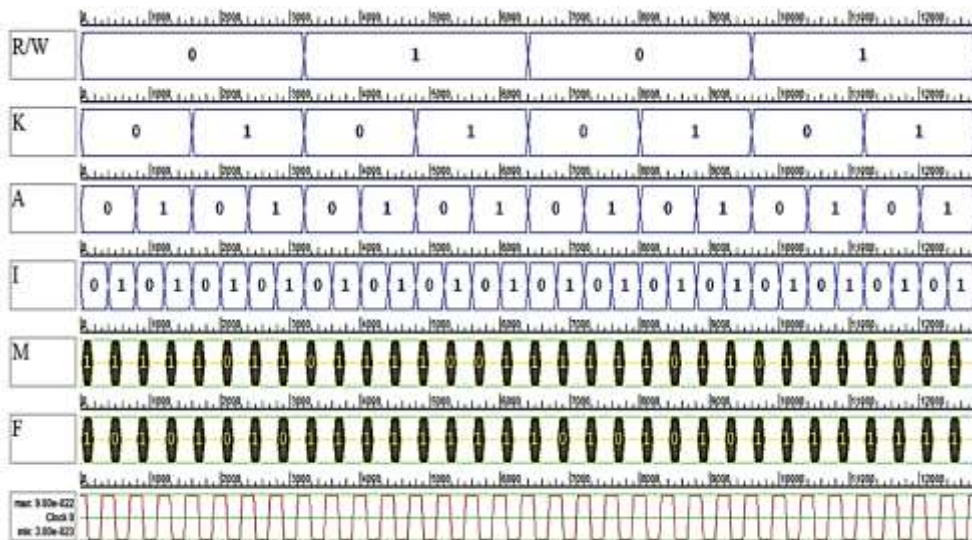
^۱ Computer-aided design



شکل (۱۰): نتیجه شبیه سازی طرح پیشنهادی برای سلول حافظه



شکل (۱۱): نتیجه شبیه سازی طرح پیشنهادی برای واحد تطبیق



شکل (۱۲): نتیجه شبیه سازی طرح پیشنهادی برای سلول حافظه باقابلیت آدرس دهی محتوا

پیشنهادی برای سلول حافظه باقابلیت آدرس دهی محتوا از نظر تعداد سلول و فضای اشغالی نسبت به ساختار مورد مقایسه دارای عملکرد بهتری است.

نتایج مربوط به پیاده سازی ساختارهای پیشنهادی و ساختار ارائه شده در [۱۰] در جدول (۴) قابل مشاهده است. از مقایسه مقادیر موجود در این جدول می توان نتیجه گرفت که ساختار

جدول (۴): نتایج پیاده‌سازی برای سلول حافظه باقابلیت آدرس‌دهی محتوا

فضای اشغالی (μm^2)	تعداد گیت‌ها	تعداد سلول‌ها	ساختار
۰/۰۲	۴	۲۴	واحد حافظه ارائه‌شده در [۱۱]
۰/۰۱	۱	۱۶	واحد حافظه پیشنهادی
۰/۰۲	۳	۲۲	واحد تطبیق ارائه‌شده در [۱۱]
۰/۰۲	۲	۲۵	واحد تطبیق پیشنهادی
۰/۰۴۴	۷	۴۶	سلول حافظه باقابلیت آدرس‌دهی محتوا ارائه‌شده در [۱۱]
۰/۰۴۲	۳	۴۱	سلول حافظه باقابلیت آدرس‌دهی محتوا پیشنهادی

۵- نتیجه‌گیری

فناوری اتوماتای سلولی کوانتومی یکی از فناوری‌های برتر برای طراحی مدارات الکترونیکی در مقیاس نانو است. به دلیل ویژگی‌های ذاتی این فناوری نانو الکترونیک مانند ابعاد بسیار کوچک، سرعت بالا و توان مصرفی بسیار پایین می‌توان از آن در طراحی حافظه‌های ویژه که نیاز به سرعت عملکرد بالایی دارند استفاده نمود. از این رو در این پژوهش برای پیاده‌سازی ساختار حافظه پیشنهادی از این فناوری بهره گرفته شده است. با بررسی ساختار حافظه‌های طراحی شده پیشین در فناوری QCA و بررسی عملکرد مؤلفه‌های مورد استفاده در آن‌ها و همچنین با مقایسه نتایج پیاده‌سازی هر یک از این ساختارها، در نهایت به منظور ارائه ساختار حافظه‌ای که بتواند عملکرد مورد نظر را با تعداد سلول‌های کم، در فضای اشغالی کوچک با کمترین تأخیر ارائه کند، طراحی ساختارهای هر یک از المان‌های مورد نیاز آغاز گردید. به منظور بررسی کارایی هر یک از ساختارهای طراحی شده، عملکرد آن‌ها در نرم‌افزار QCADesigner مورد مطالعه قرار گرفت. نتایج به دست آمده کارایی ساختارهای ارائه شده در QCA را اثبات می‌کنند.

به عنوان کار آتی، می‌توان ساختار حافظه باقابلیت آدرس‌دهی محتوا را به منظور کاهش فضای اشغالی به صورت چندلایه طراحی نمود.

۶- مراجع

- [4] P. D. Tougaw and C. S. Lent, "Logical devices implemented using quantum cellular automata," *Journal of Applied physics*, vol. 75, no. 3, pp. 1818-1825, 1994.
- [5] M. M. Mano, *Computer system architecture*: Dorling Kindsley Pearson, 2005.
- [6] L. Chisvin and R. J. Duckworth, "Content-addressable and associative memory: Alternatives to the ubiquitous RAM," *Computer*, vol. 22, no. 7, pp. 51-64, 1989.
- [7] M. A. Dehkordi, A. S. Shamsabadi, B. S. Ghahfarokhi et al., "Novel RAM cell designs based on inherent capabilities of quantum-dot cellular automata," *Microelectronics Journal*, vol. 42, no. 5, pp. 701-708, 2011.
- [8] S. Hashemi, and K. Navi, "New robust QCA D flip flop and memory structures," *Microelectronics Journal*, vol. 43, no. 12, pp. 929-940, 2012.
- [9] S. Angizi, S. Sarmadi, S. Sayedsalehi et al., "Design and evaluation of new majority gate-based RAM cell in quantum-dot cellular automata," *Microelectronics Journal*, vol. 46, no. 1, pp. 43-51, 2015.
- [10] L. H. Sardinha, D. S. Silva, M. A. Vieira et al., "Tcam/cam-qca:(ternary) content addressable memory using quantum-dot cellular automata," *Microelectronics Journal*, vol. 46, no. 7, pp. 563-571, 2015.
- [11] A. Sadoghifar and S. R. Heikalabad, "A Content-Addressable Memory structure using quantum cells in nanotechnology with energy dissipation analysis," *Physica B: Condensed Matter*, vol. 537, pp. 202-206, 2018.
- [12] S. R. Heikalabad, M. N. Asfestani, and M. Hosseinzadeh, "A full adder structure without cross-wiring in quantum-dot cellular automata with energy dissipation analysis," *The Journal of Supercomputing*, vol. 74, no. 5, pp. 1994-2005, 2018.
- [13] A. Orlov, I. Amlani, G. Bernstein et al., "Realization of a functional cell for quantum-dot cellular automata," *Science*, vol. 277, no. 5328, pp. 928-930, 1997.
- [14] A. Norouzi and S. R. Heikalabad, "Design of reversible parity generator and checker for the implementation of nano-communication systems in quantum-dot cellular automata," *Photonic Network Communications*, pp. 1-13, 2019.
- [1] G. Pandey, D. Rawtani, and Y. K. Agrawal, "Aspects of nanoelectronics in materials development," *Nanoelectronics and Materials Development: IntechOpen*, 2016.
- [2] F. Salimzadeh and S. R. Heikalabad, "Design of a novel reversible structure for full adder/subtractor in quantum-dot cellular automata," *Physica B: Condensed Matter*, vol. 556, pp. 163-169, 2019.
- [3] C. S. Lent and P. D. Tougaw, "A device architecture for computing with quantum dots," *Proceedings of the IEEE*, vol. 85, no. 4, pp. 541-557, 1997.

- [24] K. Kim, K. Wu, and R. Karri, "Towards designing robust QCA architectures in the presence of sneak noise paths," pp. 1214-1219.
- [25] M. T. Niemier and P. M. Kogge, "Problems in designing with QCAs: Layout= timing," *International Journal of Circuit Theory and Applications*, vol. 29, no. 1, pp. 49-62, 2001.
- [26] M. N. Asfestani and S. R. Heikalabad, "A novel multiplexer-based structure for random access memory cell in quantum-dot cellular automata," *Physica B: Condensed Matter*, vol. 521, pp. 162-167, 2017.
- [27] E. T. Karkaj and S. R. Heikalabad, "A testable parity conservative gate in quantum-dot cellular automata," *Superlattices and Microstructures*, vol. 101, pp. 625-632, 2017.
- [28] C. S. Lent, P. D. Tougaw, and W. Porod, "Bistable saturation in coupled quantum dots for quantum cellular automata," *Applied Physics Letters*, vol. 62, no. 7, pp. 714-716, 1993.
- [29] S.-S. Ahmadpour, M. Mosleh, and S. R. Heikalabad, "A revolution in nanostructure designs by proposing a novel QCA full-adder based on optimized 3-input XOR," *Physica B: Condensed Matter*, vol. 550, pp. 383-392, 2018.
- [30] F. Ahmad, G. M. Bhat, H. Khademolhosseini et al., "Towards single layer quantum-dot cellular automata adders based on explicit interaction of cells," *Journal of Computational Science*, vol. 16, pp. 8-15, 2016.
- [31] K. Walus, T. J. Dysart, G. A. Jullien et al., "QCADesigner: A rapid design and simulation tool for quantum-dot cellular automata," *IEEE transactions on nanotechnology*, vol. 3, no. 1, pp. 26-31, 2004.
- [15] S. R. Heikalabad, A. H. Navin, M. Hosseinzadeh et al., "Midpoint memory: a special memory structure for data-oriented models implementation," *Journal of Circuits, Systems and Computers*, vol. 24, no. 05, pp. 1550063, 2015.
- [16] E. T. Karkaj and S. R. Heikalabad, "Binary to gray and gray to binary converter in quantum-dot cellular automata," *Optik*, vol. 130, pp. 981-989, 2017.
- [17] M. N. Asfestani and S. R. Heikalabad, "A unique structure for the multiplexer in quantum-dot cellular automata to create a revolution in design of nanostructures," *Physica B: Condensed Matter*, vol. 512, pp. 91-99, 2017.
- [18] C. S. Lent, P. D. Tougaw, W. Porod et al., "Quantum cellular automata," *Nanotechnology*, vol. 4, no. 1, pp. 49, 1993.
- [19] Y. Z. Barughi, and S. R. Heikalabad, "A three-layer full adder/subtractor structure in quantum-dot cellular automata," *International Journal of Theoretical Physics*, vol. 56, no. 9, pp. 2848-2858, 2017.
- [20] S. K. Rad and S. R. Heikalabad, "Reversible flip-flops in quantum-dot cellular automata," *International Journal of Theoretical Physics*, vol. 56, no. 9, pp. 2990-3004, 2017.
- [21] H. Hosseinzadeh and S. R. Heikalabad, "A novel fault tolerant majority gate in quantum-dot cellular automata to create a revolution in design of fault tolerant nanostructures, with physical verification," *Microelectronic Engineering*, vol. 192, pp. 52-60, 2018.
- [22] I. Amlani, A. O. Orlov, G. Toth et al., "Digital logic gate using quantum-dot cellular automata," *science*, vol. 284, no. 5412, pp. 289-291, 1999.
- [23] W. Liu, L. Lu, M. O'Neill et al., "Design rules for quantum-dot cellular automata" pp. 2361-2364.

Design of Content-Addressable Memory in Quantum-Dot Cellular Automata

S. Rasouli Heikalabad *, F. Salimzadeh

*Department of Computer Engineering, Urmia Branch, Islamic Azad University, Urmia, Iran

(Received: 05/10/2019, Accepted: 01/02/2020)

ABSTRACT

Quantum-dot cellular automata (QCA) is one of the new technologies in the design of digital nano circuits. This technology is an appropriate alternative to today's silicon technology. The inherent features of this technology include very small dimensions, high speed and very low power consumption. Therefore, it can be used to design special memories that require high operating speed such as the content addressable memory. These types of memory are widely used in designing hardware systems, especially routers. In this type of memory, speedy operations are very necessary due to the large number of search and comparison errands. In this paper, we propose a structure for the content addressable memory in QCA that has a mask capability for comparison. The proposed structure consists of a memory cell, a comparator and a matching unit designed using Multiplexer and XNOR gate. The performance of the designed structure is studied by QCADesigner software. The result proves its effectiveness. The proposed structure has 11% improvement in cell number, 57% improvement in gate number and 5% improvement in area occupancy compared to the previous structure.

Keywords: Content Addressable Memory, Comparator, Nanotechnology, Quantum-dot Cellular Automata (QCA)